



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **04088571 A**

(43) Date of publication of application: **23.03.92**

(51) Int. Cl.

G06F 15/62  
H04N 1/41

(21) Application number: 02204795

(22) Date of filing: 31.07.90

(71) Applicant: **CANON INC**

(72) Inventor: **ISHIDA YOSHIHIRO**  
**KAWAMURA NAOTO**

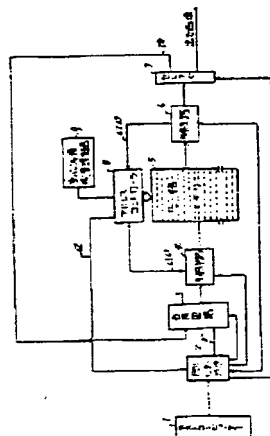
(54) PICTURE PROCESSOR

(57) Abstract:

**PURPOSE:** To enable various picture processings by using compressed data by extending stored compressed data, converting the one part corresponding to command data and detecting the amount of picture data compressed again.

CONSTITUTION: A PDL interpreter (PDLP) 2 reads out the data of a block raster including a picture part to be changed by a PDL command from a compression memory (CM) 5, a decodes the data and simultaneously outputs the decoded data to a synthesizer 3. The PDLP 2 controls the synthesizer 3, and the decoded data is inputted and stored in a buffer. The PDLP 2 overwrites new data to be generated by a command in the relevant area of the block raster completely fetching the decoded data. Afterwards, the relevant block raster area is compressed again, and the data is stored in the relevant position of the CM 5 again. When all the data can not be completely stored in the area for block raster of the CM 5, an empty buffer area managing circuit 9 calculates the position of the area for block raster of the CM 5 to continuously store the remaining data.

COPYRIGHT: (C)1992,JPO&Japio



This Page Blank (uspto)

Japanese Laid-Open Patent Application No. 88571/1992  
(Tokukaihei 4-88571) (Published on March 23, 1992)

(A) Relevance to claim

The following is a translation of passages related to claims 1, 3, 4, 7 and 10 of the present invention.

(B) Translation of the relevant passages

2. CLAIMS

(1) An image-processing apparatus comprising:

means for storing compressed image data;

processing means which decompresses one portion of the compressed image data stored in the storing means, and converts at least one portion of the decompressed image data to image data converted in accordance with command data from a host; and

detection means for detecting the amount of image data compressed by the processing means.

(2) The image-processing apparatus according to claim (1), wherein the compressed image data is image data that consists of a plurality of pixels and is compressed with a variable length on a block basis.

(3) The image-processing apparatus according to claim (1), wherein one portion of the compressed image data is compressed image data that corresponds to an predetermined area greater than a unit block to be compressed.

(4) The image-processing apparatus according to claim (3), wherein said processing means is a means for carrying out a decompressing process, an editing process and a re-compressing process for each of the predetermined areas, and...

[PRIOR ART]

This Page Blank (uspto)

Here, there are ever-increasing demands for taking color natural image data into a computer and for carrying out various processes and communications thereon. One of the coding systems is a variable length coding system called ADCT system.

[MEANS TO SOLVE THE PROBLEMS]

In the case when such a PDL system is used on the above-mentioned compressed memory, since the PDL system itself is formed based upon the concept of overwriting (that is, the concept in which new data is overwritten on old base data), the following problems arise:

- 1) Among 8 x 8 blocks of ADCT, those blocks having combined images need to be updated;
- 2) Because of the variable length coding system used as the compression system, in the case when another image data is superposed on a portion having a base image, the addresses to be superposed are not constant; and
- 3) The total code length of combined new image data is varied depending on the image quality.

Because of these, it has been considered that the application of the PDL to the compressed memory is difficult.

[EMBODIMENTS]

In Fig. 1(a), reference numeral 3 represents a combining device for combining base data with the new image data formed by the PDL interpreter.

Upon receipt of a PDL command of post script from the host computer 1, the PDL interpreter 2 discriminates a portion of the image to be changed by the command, and reads data in a block cluster including the corresponding

This Page Blank (uspto)

portion successively from the compressed memory 5, and controls the address controller 8 and the decoder 6 so as to make a decoding output.

5 The decoding data from the decoder 6 is inputted and set in the buffer. With respect to the block cluster in which the decoding data has been taken, the PDL interpreter 2 overwrites new data generated by the command on an area corresponding to the pixel position of this block cluster. Upon completion of the writing of the data  
10 corresponding to the block cluster, the combining device 3, the compressor 4 and the address controller 8 are controlled so that the block cluster area is again compressed by the compressor 4, and re-stored in the corresponding position of the compressed memory 5.

15 With respect to the 510th block cluster, it has an amount of code that is longer than the average code length, and exceeds one block cluster compressed memory area that is set for each data amount of the average code length; therefore, this is stored by using a plurality of  
20 the areas. In particular, for example, with respect to the 7th block cluster, the data exceeds the amount of two areas, and three areas are used to store the data.

The data, thus overwritten on the base data, is again transferred to the coding device 4, and compressed.  
25 The compressed data is outputted from the coding device 4 to the compressed memory 5, and stored therein.

Moreover, in the case when the data is not completely stored in the memory area of the corresponding block cluster within the compressed memory, the counter 64

Page Blank (uspto)

1. The present invention relates to a method of determining the relative amounts of the components of a mixture, and more particularly to a method of determining the relative amounts of the components of a mixture by means of a mass spectrometer.



generates a count-up (carry) signal 76 so as to reset itself. In this case, the count-up signal 76 activates the empty buffer area managing circuit 9 of Fig. 1(a) so as to obtain a position of a block cluster memory area on the compressed memory in which the rest of the data is to be successively stored.

#### [EMBODIMENT 2]

In this manner, when a process is carried out for every considerable number of commands with several accumulated instructions, temporarily stored in the buffer, it is possible to reduce the number of decoding and re-coding processes, and consequently to reduce the corresponding degradation in the image quality.

In the present embodiment, upon application, the compressed memory is divided into fixed length blocks, each having a capacity of the average code length corresponding to a block cluster, and reproducing, converting and re-coding processes are carried out on the basis of this block cluster. A means which, during the decoding process, detects whether or not the code length in question exceeds the fixed block length is installed, and a means which manages empty fixed blocks within the compressed memory is installed; thus, with respect to the code of the block cluster which has an amount of code that exceeds the fixed block length, its data is maintained in a plurality of the fixed-length blocks in a bridging manner. Thus, the application of the PDL on the compressed memory is easily made.

In other words, by using the compressed memory so as to edit and process image data, it is possible to cut down

This Page Blank (uspto)

costs greatly, as compared with the case in which a memory having a sufficient data capacity for maintaining actual data is used.

Moreover, the compressed memory is divided into fixed length blocks, each having a capacity of the average code length corresponding to a block cluster, and used, and reproducing, converting and re-coding processes are carried out on the basis of this block cluster. A means which, during the decoding process, detects whether or not the code length in question exceeds the fixed block length is installed, and a means which manages empty fixed blocks within the compressed memory is installed. With respect to the code of the block cluster which has an amount of code that exceeds the fixed block length, its data is maintained in a plurality of the fixed-length blocks in a bridging manner. The above-mentioned compression method using the variable length coding system makes it possible to easily carry out editing operations on images.

Here, the compression system is not intended to be limited to the ADCT system, and other systems, such as orthogonal conversion coding, prediction coding and runlength coding systems, may be used.

This Page Blank (uspto)

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

平4-88571

⑤ Int. Cl.<sup>3</sup>

識別記号

庁内整理番号

⑬ 公開 平成4年(1992)3月23日

G 06 F 15/62  
H 04 N 1/41

3 2 0 A  
Z  
C

8125-5L  
8839-5C  
8839-5C

審査請求 未請求 請求項の数 5 (全12頁)

⑭ 発明の名称 画像処理装置

⑮ 特 願 平2-204795

⑯ 出 願 平2(1990)7月31日

⑰ 発 明 者 石 田 良 弘 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内  
⑱ 発 明 者 河 村 尚 登 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内  
⑲ 出 願 人 キヤノン株式会社 東京都大田区下丸子3丁目30番2号  
⑳ 代 理 人 弁理士 丸 島 儀 一 外1名

明 細 書

1. 発明の名称

画像処理装置

2. 特許請求の範囲

(1) 圧縮された画像データを記憶する手段と、

前記記憶手段に記憶された圧縮画像データの一部分を伸張し、伸張された画像データの少なくとも一部をホストからのコマンドデータに応じて変換された画像データに置換し、再度圧縮する処理手段と、

前記処理手段により圧縮された画像データの量を検知する検知手段とを有することを特徴とする画像処理装置。

(2) 前記圧縮された画像データは、複数の画像から構成されるブロック単位に可変長で圧縮された画像データであることを特徴とする請求項(1)の画像処理装置。

(1) 項記載の画像処理装置。

(3) 前記圧縮画像データの一部は圧縮される単位より大きい所定の領域に対応する圧縮単位として圧縮されることを特徴とする請求項(1)の画像処理装置。

本発明は画像データを画像圧縮処理する画像処理装置に関するものである。

項記載の画像処理装置。

(4) 前記処理手段は、前記所定の領域毎に伸張、画像処理、再圧縮を行なう手段であって前記所定の領域の圧縮画像データを伸張する伸張器と、前記所定の領域の伸張された画像データを保持する手段と、該データ保持手段上に前記別の画像データを上書きする手段と、該パツファに保持されているデータを再圧縮する圧縮器と、前記保持手段、圧縮器、圧縮メモリ、復号器間のデータの流れを制御する制御手段とにより構成されることを特徴とする請求項(3)の項記載の画像処理装置。

(5) 上記検知手段により検知された画像データの量が所定の量を越える場合に、該画像データを格納するためのメモリ領域を変化させることを特徴とする請求項(1)の項記載の画像処理装置。

3. 発明の詳細な説明



メモリより読み出し、復号出力する様にアドレスコントローラ8及び6の復号器を制御する。同時にマルチプレクサ7を制御し、復号器6で復号されたデータを合成器3へ出力させる。PDLインタプリタ2は加えて合成器3をもコントロールし、復号器6よりの復号データを入力し、バッファに蓄える様に設定する。PDLインタプリタ2は復号データの取り込みが完了したブロックラスタに対して、このブロックラスタの画面位置に該当する領域に前述のコマンドにより生成される新データを上書きする。該ブロックラスタ領域に該当するデータを書き終えたと、再度該ブロックラスタ領域を圧縮器4にて圧縮し、圧縮メモリ5の該当位置に格納し直す様に合成器3、圧縮器4及びアドレスコントローラ8をコントロールする。以上の手順を必要となるブロックラスタ全てに互り繰り返して実行するものである。

第1図(b)は上記第1図(a)のインターフェース部を含むシステム全体の構成を示す図であり、1はホストコンピュータ、101は第1図(a)に示す

インターフェース部、102は出力信号の制御を行う出力コントローラ、103は出力画像を表示するディスプレイ、104は例えば出力画像を公衆回線やローカルエリアネットワークを通じて送信するための送信装置、105は感光体上にレーザービームを照射して潜像を形成し、これを可視画像形成するレーザービームプリンタ、106はオペレータが所望の画像出力を行うために出力先の設定等を行う操作部である。

第2図は、第1図(a)の3に示される合成器の構成例である。21、22、23は各々8本のラスタバッファより成り、各々がブロックラスタ一本分の復号済データを保持できる容量を有している。24はセレクトであり、2のPDLインタプリタからの出力データ27と6の復号器により復号されてセレクト7を経由して入力されている信号データ28とを、PDLインタプリタ2によりコントロールされるセレクトコントローラ26により出される信号29に基づき、前述21、22、23の8ラインバッファのいずれかの相異なる8ラインバッファにそれぞれ

独立に接続させるものである。また同じく25もセレクトであり、前述8ラインバッファ21、22、23のうちの一つを選択出力するものである。セレクトコントローラ26はPDLインタプリタ2とバッファの切り替えタイミングを交信する。即ち、PDLインタプリタ2が新しいバッファに対してデータを書き込みたい旨要求信号を出すと、セレクトコントローラ26は8ラインバッファの21、22、23を要求信号が来るたびに21→22→23→21→…の順に切り替えて信号線群27と接続する。同時に22→23→21→22→…の順に切り替えて信号線群28と接続し、次にPDLインタプリタ2により上書きされるブロックラスタの下地となるデータを復合して蓄える。また同時にセレクト25を制御して23→21→22→23→…の順に切り替えて下地データ上にPDLインタプリタからの上書きが完了したデータを符号器(圧縮器)4へ出力する。30はアドレスコントローラであり、復号器からの走査線同期信号(HSYNC)と画面同期(PXCLK)のPDLインタプリタからのデータ出力アドレス及び

符号器からの走査線同期信号、画面同期信号を入力し、それぞれ復号器より復号されてきた画面データの当該8ラインバッファ上の出力アドレス、PDLインタプリタからのデータを上書きする画面データの当該8ラインバッファ上の出力アドレス及び符号器へ符号化されるべく出力される画面データの当該8ラインバッファ上の出力アドレスを生成し、セレクトコントローラ26からのセレクト信号に従って、それぞれ3組の8ラインバッファの相異なるいずれか1つずつに出力される。第3図はアドレスコントローラ30の構成例である。31は復号器からの走査線同期信号(HSYNC)をカウントするカウンタであり、32は復号器からの画面同期信号(PXCLK)をカウントするカウンタである。32はそのカウントを一走査線内の主走査方向の位置に対応するアドレスを出力し、31はそのカウントを一ラスタブロック内の各走査線の先頭の画面のアドレスの上位ビットを出力し、31の出力を上位ビットとして32の出力をそれに続く下位ビットのアドレス信号線として用いることで、復号器から

の出力データの8ラインバッファ上での格納アドレスを生成している。また、カウンタ32は走査同期信号(HSYNC)によりリセットされるものである。同様に、33、34は符号器からの同期信号を受ける。カウンタ33は符号器からの走査同期信号(HSYNC)をカウントし、カウンタ34は符号器からの画素同期信号(PXCLK)をカウントし、31、32と同様に符号器へ出力するデータの該当8ラインバッファ上での格納アドレスを生成している。セクタ35、36、37はそれぞれ復号器から復号されてきたデータを格納すべき8ラインバッファを21、22、23の中からセクタコントローラ26からのセレクト信号によって選択して、カウンタ31、32により生成されたアドレスを出力するセクタ、符号器へ保持しているデータを出力すべき8ラインバッファを21、22、23の中からセクタコントローラ26からのセレクト信号によって選択して、カウンタ33、34により生成されたアドレスを出力するセクタ及びPDLインタプリタより出力されて来たアドレス信号を上書きされるべき下地デー

タを保持する8ラインバッファを21、22、23の中からセクタコントローラ26からのセレクト信号によって選択して出力するセクタである。

かくして下地データ上に上書きされたデータは、再度4の符号器へ伝送され圧縮される。圧縮されたデータは符号器4より圧縮メモリ5へ出力され格納される。

第4図は圧縮メモリ上の各ブロックラスタに対応する圧縮データの格納位置を表わしている。例として最大 $4096 \times 4096$ 画素、1画素3バイト(1バイト/色)でなる画像を扱うものとする。この最大画像は48MByteの容量をもつ。符号器4による圧縮比を1/12に設定してあるとする。ブロックラスタは各ブロックが $8 \times 8$ 画素単位で構成されて圧縮されている。よって最大サイズの画像は $512 \times 512$ のブロックで構成される。最大サイズの画像は約4MByteの容量に圧縮され、各ブロックラスタ当りの平均符号長は8KByteとなる。本実施例では各ブロックラスタ当りのメモリ容量として平均符号長のデータ量を想定し、第4図で示

す如く圧縮メモリは8KByte毎に各ブロックラスタに対する圧縮メモリ領域を設定してある。

第5図は、第4図で示す圧縮メモリに実際に保持されているデータの様子を表現している。第5図の各ブロックは第4図の各ブロックラスタのデータ領域と同一のもので、平均符号長毎に各ブロックラスタに対する圧縮メモリ領域を設定していることを明示して表現してある。斜線で表現されている部分が実際に各ブロックラスタに対する符号を格納してある領域を示している。第5図において、第1画像の第2ブロックラスタ、第4ブロックラスタ、第7ブロックラスタ、第10ブロックラスタ、…、第506ブロックラスタ、第510ブロックラスタに関しては、平均符号長よりも長い符号量となっており、平均符号長のデータ量毎に設定されているブロックラスタ圧縮メモリ領域の1本におさまらずに、複数の領域を用いて格納されている。特に第7ブロックラスタに関しては、2本目の領域を用いても収まらず、3本の領域を用いて格納している例となっている。

第6図は第1図のアドレスコントローラ8に示すアドレスコントローラ及び空バッファ領域管理回路9の構成を示す。61はブロックラスタの同期信号をカウントするカウンタであり、圧縮メモリ上の第何ブロックラスタの領域をアクセスするのカウンタ値で示す。PDLインタプリタ62により書き換えられるブロックアドレスに対応する値が信号線62を経て61のカウンタの初期値としてセットされ、符号器4からのブロックラスタ同期信号63をカウントする。64はブロックデータの送クロックをカウントするカウンタであり、符号器4からのバイト毎の伝送クロック65をカウントし、カウント値で当該ブロックラスタデータ内のどの位置に格納するかを示している。64は符号器のブロックラスタ同期信号でリセットされる。また64は圧縮メモリ内の当該ブロックラスタ用のメモリ領域にデータを格納しきれない場合にはカウントアップ(キセリ)信号76を発生し自分自身をリセットする。この場合はカウントアップ信号76により第1図(a)9の空バッファ領域管理回路



を起動して残りのデータを引き続き格納すべき圧縮メモリ上のブロックラスタ用メモリ領域の位置を得る。66は61と同様ブロックラスタの同期信号をカウントするカウンタであり、PDLインタプリタ62により書き込まれる画素位置を含むブロックラスタの中の最初のブロックラスタ番号が初期カウントしてセットされ、以降復号器よりのブロックラスタ同期信号67をカウントし、カウント値により圧縮メモリ内の第何ブロックラスタの領域をアクセスするかを示す。68は64と同じくデータの転送クロックをカウントするカウンタであり、復号器からのバイト毎の転送クロックをカウントし、カウント値で当該ブロックラスタデータ内のどの位置を読み出すかを示している。68は復号器のラスタ同期信号でリセットされる。また68は圧縮メモリ内の該当ブロックラスタ用のメモリ領域いっぱいにはデータを読み出しても、該ブロックラスタのデータを全ては読み出せていない場合にはカウンタアップ(キャリー)信号73を発生し、自分自身をリセットする。この場合はカウント

用ブロックラスタメモリ領域のアドレスを信号線81に出力する。と同時にセレクト83の選択切替信号87及びラッチ84のラッチタイミング信号88を出力する。信号線81に出力した拡張領域用ブロックラスタメモリ位置は、信号87によるタイミングでセレクト83で選択出力され、信号線88のタイミングでラッチ84に保持され、以降の画像データの読み出しアドレスの上位アドレスとして用いられる。

第7図に画像メモリ空パツファ領域管理回路9の詳細な構成を示す。パツファ読み書き制御回路90は信号76を入力すると信号102をフラグパツファ91へ出力する。フラグパツファ91は第8図に示す様な、拡張空き領域ブロックラスタの数分のパツファとなっており、同図では各1ビットよりなる512個のセルより構成されている。各セルはそれぞれ第4図に示される画像メモリの第0拡張(ブロックラスタ)領域～第511拡張(ブロックラスタ)領域に対応しており、“1”で対応する拡張領域が空き領域であることを示し、“0”で既使用中

アップ信号73により第1図9の空きパツファ管理回路を起動して、残りのデータを引き続き読み出すべき圧縮メモリ上のブロックラスタ用メモリ領域の位置を得る。9の空きパツファ領域管理回路はブロックデータの転送クロックをカウントするカウンタ64よりのカウンタアップ(キャリー)信号76により起動を受けると、書き込み中のブロックラスタの画像メモリ内の拡張用ブロックラスタメモリ領域のアドレスを信号線80に出力する。と同時にセレクト78の選択切替信号74及びラッチ79のラッチタイミング信号75を出力する。信号線80に出力した拡張領域用ブロックラスタメモリ位置は、信号74によるタイミングでセレクト78で選択出力され、信号線75のタイミングによりラッチ79に保持され、以降の画像データの格納アドレスの上位アドレスとして用いられる。同様に9の空きパツファ管理回路はクロックデータの転送クロックをカウントするカウンタ68よりのカウンタアップ(キャリー)信号73により起動を受けると、読み出し中のブロックラスタの画像メモリ内の拡張

領域であることを示している。パツファ91は信号102を受けると、保持する512ビットの情報を各々98-0～98-511より成る信号98へ出力する。ソータ92は信号98の入力を受け、98-0～98-511の中で“1”である信号線のうち最も順番の若いものを選び出し、その順番の信号のみを“1”として、その他を“0”として出力する512入力512出力の回路である。ソータ92の構成例を第9図に示す。ソータ92の出力信号99はエンコーダ93においてその“1”である信号線の順番を9ビットの2進数にエンコードされて9ビットより成る信号80として出力される。エンコーダ93により出力された信号80は2進表現で拡張領域の位置を示しており、94の拡張ブロックアドレスパツファの中に取り込まれる。パツファテーブル94は第11図に示される様なテーブルとして構成され、信号86で入力された拡張用のブロックアドレスを90よりパツファテーブル94のアクセス位置として信号101より受け、該当位置に信号80の内容をとり込むものである。

パツファ読み書き制御回路90は信号73を入力すると、その時点で読み出し中のブロック番号を信号82で入力し、拡張ブロックアドレスパツファ94に対して信号101として該ブロック番号を出力する。拡張ブロックアドレスパツファ98は信号101にて指定される位置の内容を信号線81に出力する。信号線81は信号82で入力された読み出し中のブロックラスタの読みのデータが格納されているブロックラスタパツファの番号を出力している。この信号81は同時にデコーダ96へも出力される。デコーダ96は9ビットの2進数で表現されている信号81を512本の信号線100に9ビットの2進数を示す番号の順番の信号のみを“1”として、他の信号を“0”として信号100～0～100-511として出力する。95のフラグパツファ更新回路は、信号98、99、100を出力し、書き込みに使われる拡張ブロックの位置のフラグは“0”とし、読み出される拡張ブロックの位置のフラグは“1”とするもので、画像メモリの空パツファ領域の使用状態を更新するものであり、第10図にその詳細が示さ

を用いて制御され、またこのマーカーコードを用いることにより、各ブロックラスタ毎に独立して符号化及び復号化されている。このマーカーコードに関しては、前述の文献（画像電子学会誌）に説明されている。

#### 〔実施例2〕

前記、実施例に於いてはPDLインタプリタ2は、ホストコンピュータ1よりPDLコマンドを受けると逐次該コマンドにより変更になる画像部位を判定して、該当部位を復号化、書き換え、再符号化する様にしたが、これに限るものではなく、例えば第12図に示す如く、イメージパツファ71及びコマンドパツファ72を用いてホストコンピュータ1より受けたPDLコマンド及びデータを、何命令分かパツファに一旦保持して、あるまとまった数のコマンド毎にそれぞれのコマンドにより変更になる部位を判定して同一ブロックラスタに関する書き換えを一度に行う様にする。即ち、復号化→当該ブロックラスタに関する書き換えを全て実行→再符号化の如くに行ってもよい。

れるものである。

ラッチ79及びカウンタ64はラッチ79の出力が上位アドレス信号、64のカウント値が下位アドレス信号として組み合わされて圧縮メモリの書き込みデータアドレスとして用いられ、同様にラッチ84及びカウンタ68はラッチ84の出力が上位アドレス信号、68のカウント値が下位アドレス信号として組み合わされて圧縮メモリからの読み出しデータアドレスとして用いられる。70の読み書き制御回路は、前記書き込みデータアドレス、読み出しデータアドレス、符号器からのデータ転送クロック65、復号器からのデータ転送クロック69を入力して、前記圧縮メモリからのデータの読み出し、及び書き込みのアドレス、タイミングを制御するものである。

符号器、復号器は例えば、米国C-Cube社製のCL550等のLSIを使用すれば同期信号等を調整する回路を必要に応じて付加することにより容易に構成が可能である。

前記ブロックラスタの区切りはマーカーコード

この様に、何命令かパツファに一旦保持してあるまとまった数のコマンド毎に処理を行なえば、復号及び再符号化の回数を低減でき、それに伴う画質の劣化の程度を減らし得るという効果を生む。また、ホストコンピュータ1に対しての、コマンド行に起因する待ち時間を減らし得るという効果をも生む。

以上の様に本発明の上記実施例によれば、圧縮メモリー内をブロックラスタ分の平均符号長程度の容量の固定長ブロックに区切って使用し、このブロックラスタを単位に再生、変更、再符号化を行なう。符号化の際に、前記固定ブロック長を超える符号長となったか否かを検知する手段、及び、圧縮メモリー内の空き固定ブロックを管理する手段を設け、固定ブロック長を超える符号長となったブロックラスタの符号は、複数の固定長ブロックにまたがってデータを保持する様にしたのである。これにより、圧縮メモリ上でのPDLの使用を容易にしたものである。

即ち、圧縮メモリを用いて画像データを画像機

作することにより、実データを保持するに十分なデータ容量をもつメモリを使用する場合に対して大巾なコストダウンがはかれる効果がある。

またブロックラスタ分の平均符号長程度の容量の固定長ブロックに区切って使用し、このブロックラスタを単位に再生、変更、再符号化を行い、符号化の際に前記固定ブロック長を超える符号長となったか否かを検知する手段及び圧縮メモリ内の空き固定長ブロックを管理する手段を設け、固定長を超える符号長となったブロックラスタの符号は、複数の固定長ブロックにまたがってデータを保持する様にする事によって可変長符号形式をとる圧縮法を用いて画像の編集操作を行うことを容易にするといった効果を有する。

なお上述の実施例では、PDLとしてPS(ポストスクリプト)を例に説明したが、他のPDLであってもよいのは勿論である。

また圧縮形式はADCTに限らず、他の変換符号化、予測符号化、ランレングス符号化などであってもよい。

また編集は書きに問わず、前のデータと後のデータを用いた演算(例えば乗算やAND、ORなどをとる)を行ってもよい。即ちオーバーレイ、置換等の処理を行うこともできる。

またデコードされた出力信号はディスプレイ等の表示手段により表示するほか、レーザービームプリンタやインクジェットプリンタ、熱転写プリンタ等によりハードコピーを行うことができる。(発明の効果)

以上の様に本発明によれば圧縮データを用いて多様な画像処理を行うことができる。

#### 4. 図面の簡単な説明

第1図は本発明の特徴を最も良く表わす図、

第2図は合成器の構成図、

第3図は合成器内のアドレスコントローラの構成図、

第4図は圧縮メモリ上の各ブロックラスタに対応するデータ領域を示す図、

第5図は圧縮メモリ上に保持されているデータの様子を表わす図、

第6図は圧縮メモリのアドレスコントローラの構成図、

第7図は空バッファ領域管理回路の構成図、

第8図はフラグバッファの構成図、

第9図はソークの構成図、

第10図はフラグバッファ更新回路の構成図、

第11図は拡張ブロックアドレスバッファの構成図、

第12図は第2の実施例を示す図である。

1…ホストコンピュータ

2…PDLインタプリタ

3…合成器

4…符号器

5…圧縮メモリ

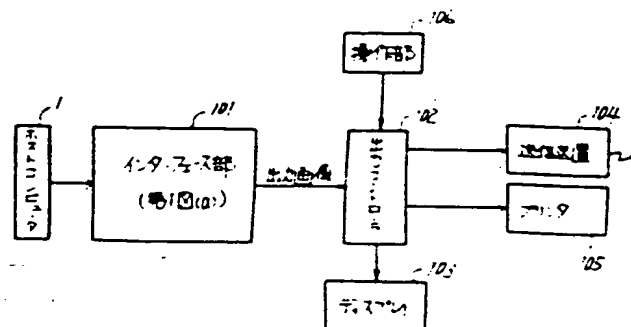
6…復号器

7…セレクト

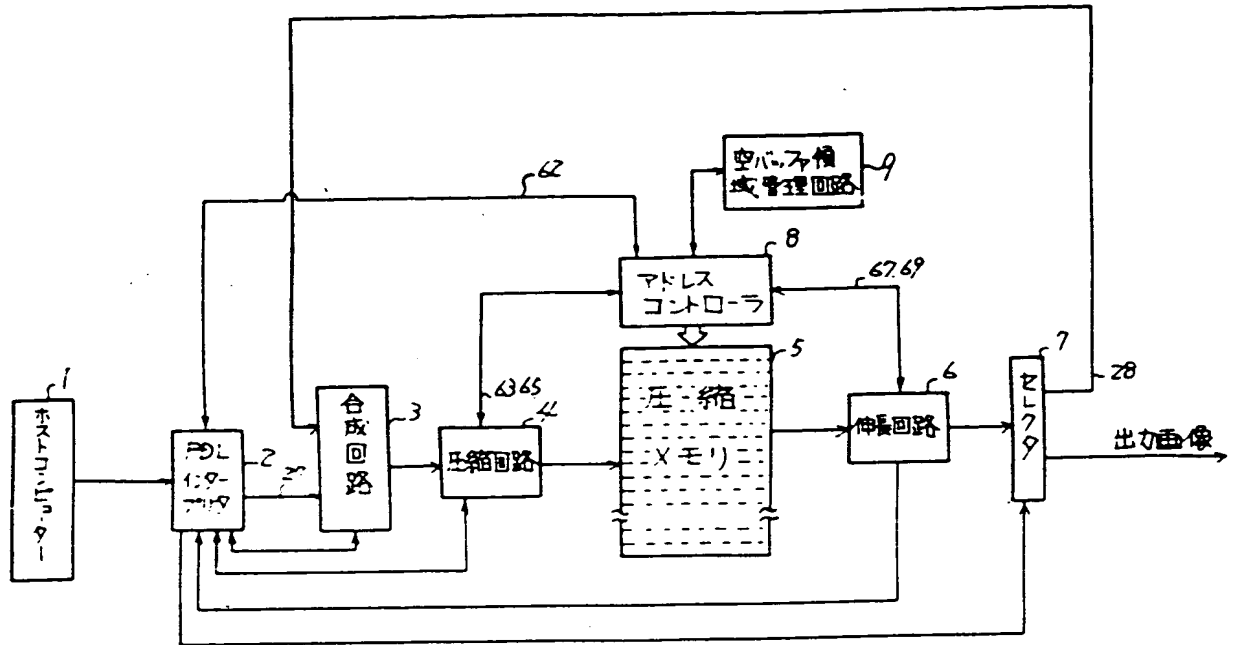
8…圧縮メモリのアドレスコントローラ

9…空バッファ領域管理回路

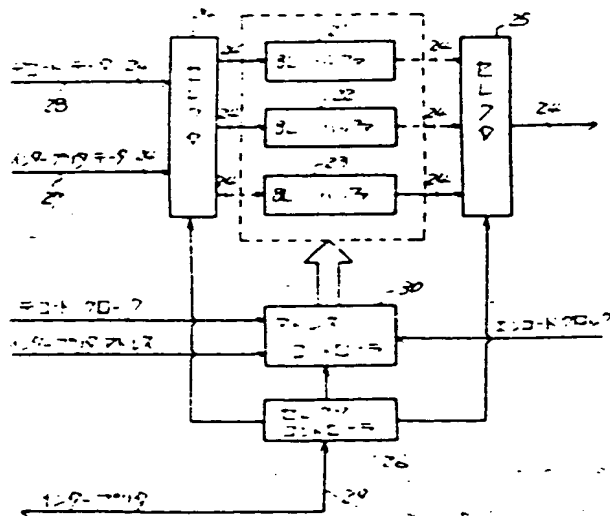
第1図(b)



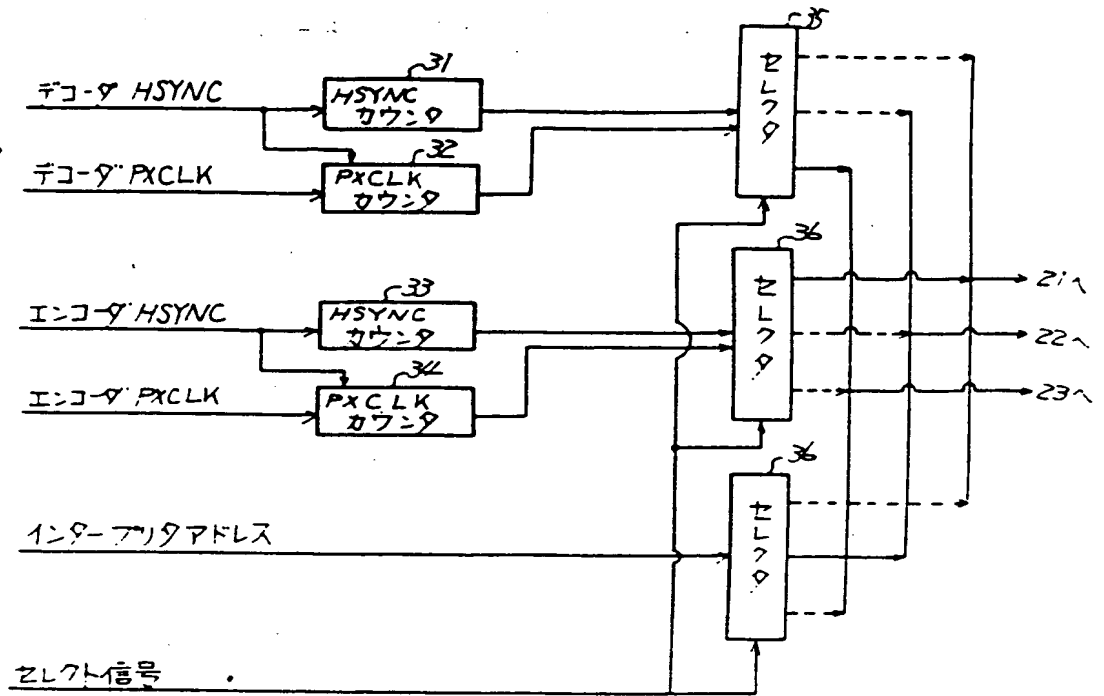
第1図 (a)



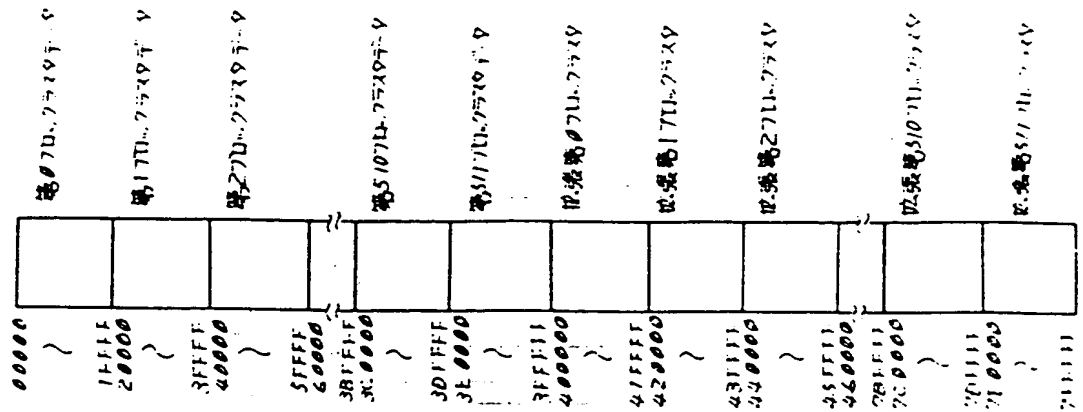
第2図



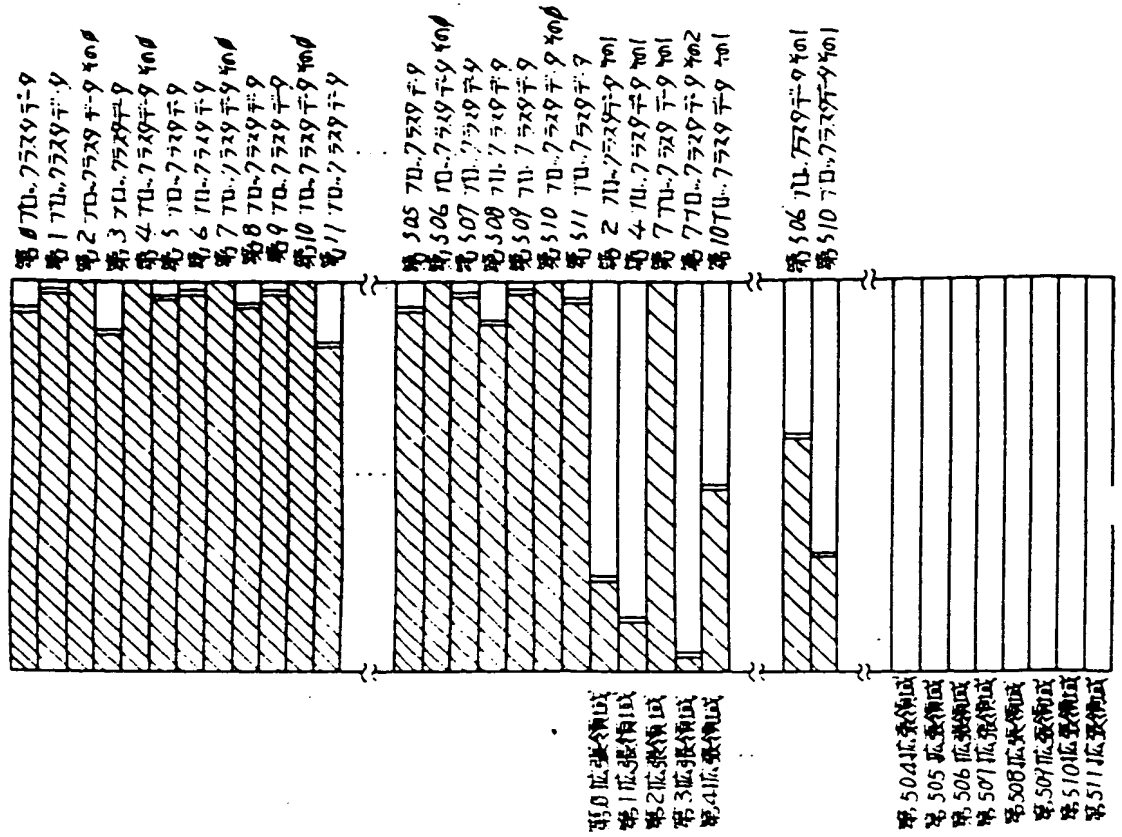
第3図



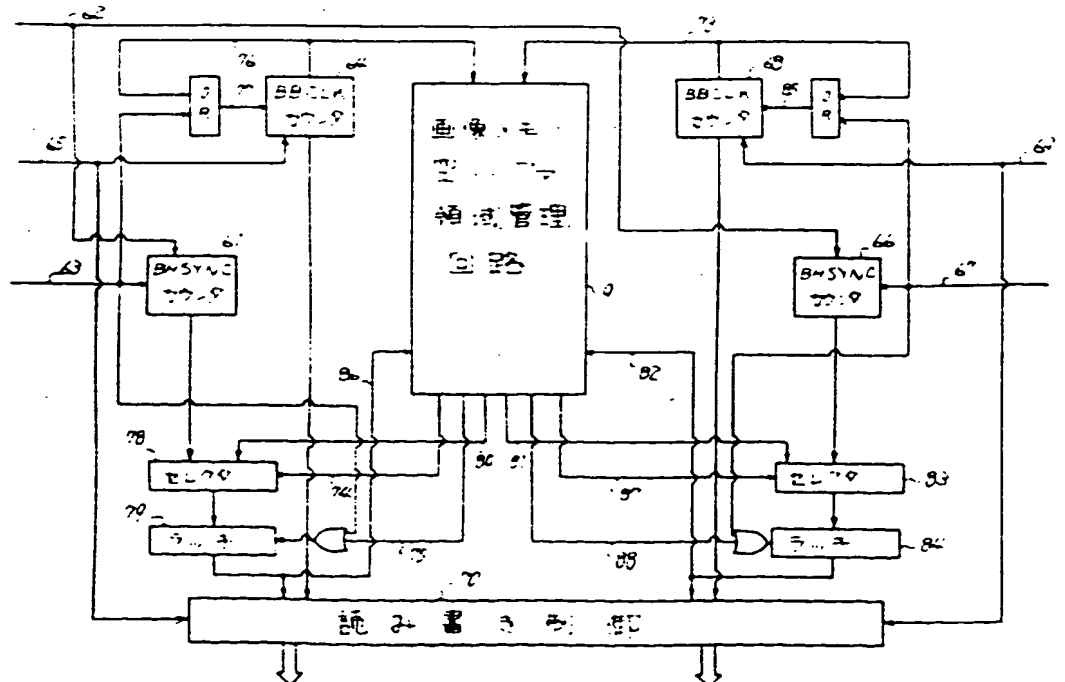
第4図



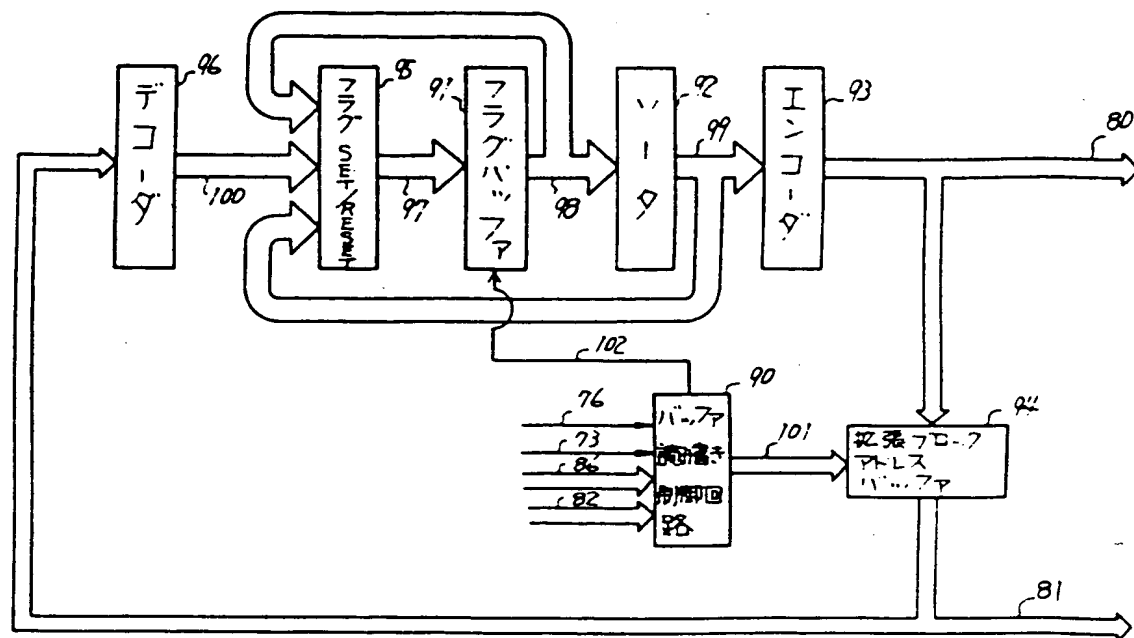
第5図



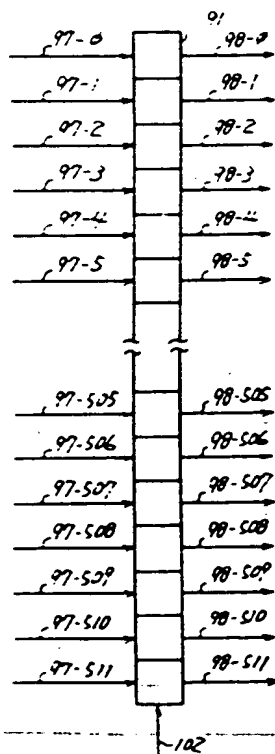
第6図



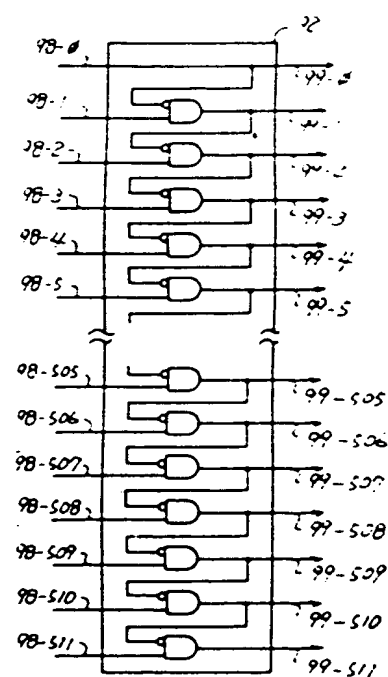
# 第7図



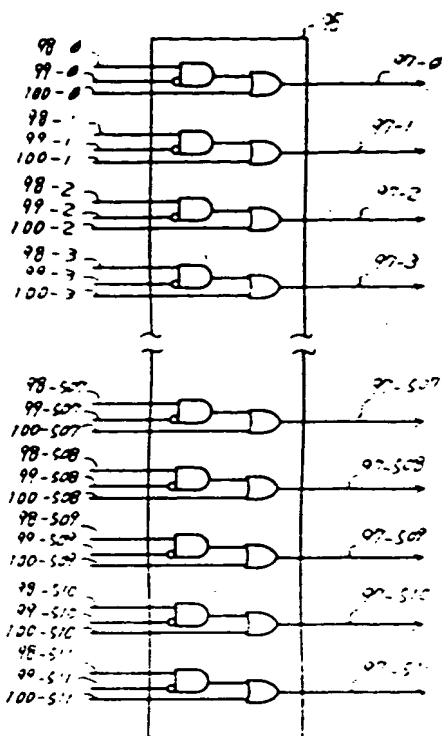
## 第8図



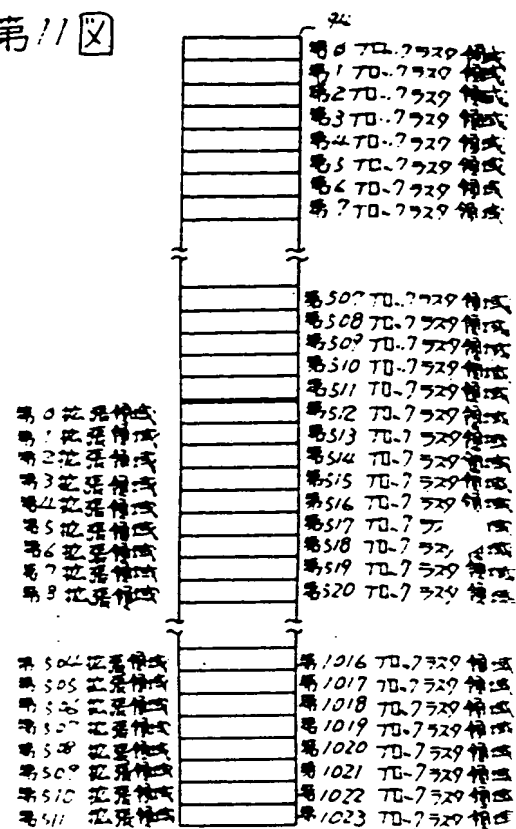
## 第9図



第10図



第11図



第12図

